

引用格式:许川佩,陈玄. 基于猴群算法的 3D NoC IP 核测试优化方法[J]. 微电子学与计算机, 2019, 36(1): 22-26. [XU C P, CHEN X. IP Cores Test Optimization Method of 3D NoC Based on Monkey Algorithm[J]. Microelectronics & Computer, 2019, 36(1): 22-26.]

基于猴群算法的 3D NoC IP 核测试优化方法

许川佩^{1,2}, 陈 玄^{1,2}

(1 桂林电子科技大学 电子工程与自动化学院, 广西 桂林 514004;

2 广西自动检测技术与仪器重点实验室, 广西 桂林 514004)

摘 要: 如何对三维片上网络(three Dimensional Network-on-Chip, 3D NoC)资源内核的测试进行优化以缩短测试时间, 提高资源利用率是当前 3D NoC 测试面临的主要问题之一. 本文针对 3D NoC IP 核测试优化问题, 开展 TSV 位置与 IP 核测试数据分配方案协同优化研究. 在带宽、功耗和 TSV 数量约束下, 将 TSV 位置方案和 IP 核测试数据分配方案作为寻优变量, 采用猴群算法进行寻优. 算法通过爬和望跳过程进行局部搜索并结合翻过程在不同领域进行搜索从而找到最优解, 加入精英保留策略以确保算法收敛性, 使算法搜索结果更为准确. 以 ITC'02 电路为实验对象, 实验结果表明, 该算法能够有效地优化 3D NoC 资源分配, 缩短测试时间, 提高资源利用率.

关键词: 三维片上网络; IP 核测试优化; 猴群算法;

中图分类号: TP306

文献标识码: A

文章编号: 1000—7180(2019)01—0022—06

IP Cores Test Optimization Method of 3D NoC Based on Monkey Algorithm

XU Chuan-pei^{1,2}, CHEN Xuan^{1,2}

(1 School of Electronic Engineering and Automation, Guilin University of Electronic Technology, Guilin 541004, China;

2 Guangxi Key Laboratory of Automatic Detection Technology and Instrument, Guilin 541004, China)

Abstract: How to optimize the test of the three-dimensional network-on-chip (3D NoC) resource core to shorten test time and increase resource utilization is one of the major problems that the 3D NoC testing faced. This work focuses on 3D NoC IP core test optimization issues, and conducts collaborative optimization research on TSV location and IP core test data distribution schemes. Under the constraints of bandwidth, power consumption and TSV quantity, the TSV location scheme and IP core test data distribution scheme are used as optimization variables and Monkey Algorithm(MA) is used to optimize. The algorithm performs local search through the climb and watch-jump process and searches in different fields with the somersault process to find the optimal solution. The elite retention strategy is added to ensure the convergence of the algorithm and the algorithm search result is more accurate. Taking the ITC'02 circuit as the experimental object, the experimental results show that the algorithm can effectively optimize the 3D NoC resource allocation, shorten the test time, and improve resource utilization.

Key words: three-dimensional network-on-chip(3D NoC); IP core test optimization; monkey algorithm;

1 引言

3D NoC(three Dimensional Network-on-Chip,

3D NoC)是集成电路新技术,通过硅通孔技术(through-silicon-via, TSV)实现二维结构 NoC 的互连,既具有 3D IC 的卓越性能,又具有 NoC 以网络

通讯代替总线通讯的优点,但其体系结构和工艺等变得更加复杂,测试也变得越来越困难. 3D NoC 的测试包括路由节点测试、资源内核测试以及链路测试,其中资源内核的好坏直接影响到芯片能否正常工作. 因此,如何提高 3D NoC IP 核的测试效率是一个十分重要且亟待解决的问题.

许多学者针对 3D NoC IP 核的测试优化做了大量的研究工作. Karmark R. 等人对测试存取机制 (Test Access Mechanism, TAM) 进行优化设计,从而优化了测试时间,但是没有考虑功耗问题^[1]. D. Xiang 在避免热堆积条件下,采用多播技术传播测试数据,较好地缩短了测试时间^[2]. 欧阳一鸣等人利用折叠分区法和顺序移位匹配算法实现了异构 NoC 的并行测试,有效地减少了测试时间^[3]. 许川佩等人提出了带分复用方法,为每个 IP 核分配合适的带宽进行测试,提高资源利用率,减少了测试时间^[4].

目前针对 3D NoC 的测试研究主要方式为采用不同的策略和不同的算法在一个或多个约束条件下进行测试时间的优化. 一方面,测试过程中如果 IP 核产生的功耗过高会影响整个系统的稳定性以及最后的测试结果;另一方面,虽然 TSV 使得系统功耗降低,数据的传输速度更快,但其工艺复杂、造价昂贵且占用芯片面积较大,影响了芯核使用面积,同时,非底层 IP 核测试数据传输所使用的 TSV 位置不同,其所用的测试时间也会大有不同,故在 TSV 数量有限时,其位置变得尤为重要.

功耗、带宽和 TSV 数量约束下的 3D NoC IP 核测试优化问题属于 NP 难问题,本文基于猴群算法,通过优化 IP 核的测试数据分配以及 TSV 位置,提高 IP 核的测试效率和系统资源利用率,减小测试时间.

2 问题描述

本文所针对的 3D NoC IP 核测试优化问题可描述为:给定 N_{core} 个待测 IP 核, B 条固定带宽的 TAM 和 N_{TSV} 条 TSV,在功耗、带宽和 TSV 约束下,研究如何合理地安排 TSV 位置并为 IP 核分配合适的测试资源,无冲突地对各 IP 核进行测试调度以最小化系统测试时间.

3D mesh 结构的 NoC 如图 1 所示,它由互连线,路由节点,资源节点,TSV 等组成. 针对该结构的 3D NoC,采用 XYZ 路由算法,重用 NoC 作为 TAM 减小硬件开销,采用带分复用方法提高资源

利用率并进一步缩短测试时间,IP 核测试调度方式采用非抢占式调度方式,一旦某个核开始测试,则不能停止,且该核所占用的路径资源不能分配给其他 TAM 上的核,直到该核完成测试释放所占用的资源.

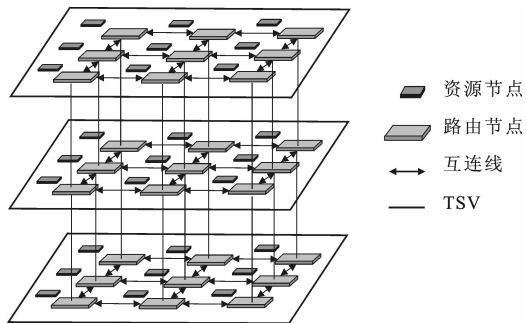


图 1 Mesh 结构的 3D NoC

2.1 测试时间模型

以系统测试时间为目标函数,而系统测试时间为所有 IP 核中最后一个完成测试的核测试结束时间,即:

$$T = \max(T_{\text{end}}(\text{core}_i)), \quad 1 \leq i \leq N_{\text{core}} \quad (1)$$

式中, N_{core} 为待测 IP 核的数量; $T_{\text{end}}(\text{core}_i)$ 为第 i 个 IP 的测试结束时间,而 IP 核的测试结束时间为其测试开始时间加上总测试时间,即 $T_{\text{end}}(\text{core}_i) = T_{\text{start}}(\text{core}_i) + T_{\text{test}_i}$,其中 IP 核的测试开始时间由上一个被测核的测试结束时间决定. 而核总测试时间为核的测试时间加上核测试数据传输时间,即 $T_{\text{test}_i} = T_{\text{core}} + T_{\text{pass}}$.

2.2 约束条件

为防止功耗过高而影响测试结果,本文进行总功耗约束和层功耗约束.

层功耗约束:在任何时刻,3D NoC 中每层正在测试的 IP 核的功耗总和不能超过该层最大允许功耗,即:

$$P_l = \sum_{i=1}^n P_{\text{test}_i(l)} \leq P_{\text{max}(l)} \quad (2)$$

式中, $P_{\text{max}(l)}$ 为第 l 层最大允许功耗; $P_{\text{test}_i(l)}$ 表示第 l 层第 i 个 IP 核的测试功耗; n 表示第 l 层正在测试核的数量.

总功耗约束:任一时刻,所有正在测试的 IP 核的功耗总和不能超过系统最大允许功耗. 即:

$$P_{\text{all}} = \sum_{i=1}^L P_l \leq P_{\text{max}} \quad (3)$$

式中, P_{all} 为 3D NoC 的总功耗; P_l 为第 l 层所有正在测 IP 核功耗总和为各层功耗之和; L 为 3D NoC 层数; P_{max} 为系统最大允许功耗.

带宽约束:任意时刻,任一条 TAM 上正在测试的 IP 核所占用的带宽不得超过该条 TAM 的固定带宽,即:

$$W_{\text{total}(j)} = \sum_{i=1}^n W_{\text{core}ij} \leq W_{\text{max}j} \quad (4)$$

$W_{\text{max}j}$ 为第 j 条 TAM 的固定带宽. $W_{\text{core}ij}$ 为第 j 条 TAM 第 i 个被测核所占用的带宽.

3 猴群算法

猴群算法^[5] 是赵瑞清等人提出的一种用于求解大规模数值优化问题的智能优化算法. 其结构简单易于实现,可用于线性或者非线性的问题求解^[6]. 本文采用该算法对 3D NoC IP 核测试优化问题进行寻优,其搜索过程分为爬、望跳和翻三个步骤.

假设猴群中第 i 只猴子位置为 $x_i = (x_{i1}, x_{i2}, x_{i3}, \dots, x_{in})$,猴群算法搜索过程具体步骤如下:

爬过程:假设爬步长为 A ,随机产生 $a = (a_1, a_2, a_3, \dots, a_j, \dots, a_n)$,

$$a_j = \begin{cases} -A, & R > 0.5 \\ A, & R \leq 0.5 \end{cases} \quad (5)$$

式中, R 为 $(0, 1]$ 中的随机数. 利用 a 形成两个新的位置 $x_i + a$ 和 $x_i - a$. 计算其适应度值并与位置 x_i 的适应度值比较,将适应度值最优的位置替换原来的位置.

望跳过程:假设望视野值为 B ,在区间 $[x_{ij} - B, x_{ij} + B]$ 内随机产生 n 个 y_{ij} ,令 $Y_w = (y_{i1}, y_{i2}, y_{i3}, \dots, y_{in})$,若 Y 可行且适应值比原位置优秀,则替换,否则,保持原位置不变.

翻过程:设:

$$y_j = x_{ij} + \omega |p_j - x_{ij}| \quad (6)$$

式中, ω 为翻系数,取值区间为 $[c, d]$, c 和 d 的取值和搜索范围的大小有关. p_j 为所有猴子位置的中心,即 $p_j = \frac{1}{M} \sum_{i=1}^M x_{ij}$, $j = 1, 2, 3, \dots, n$. 若 $Y_w = (y_1, y_2, y_3, \dots, y_n)$ 可行,则替换原来的位置,否则重新生成 Y_w .

由上述猴群算法的搜索过程可以看出,其爬和跳过程能搜索出当前区域得最优解,而翻过程又能使猴子到达一个新领域进行搜索从而跳出局部最优解. 但翻过程没有并有保留已知最优解,算法的收敛性受到影响,对此,加入精英保留策略,改善算法的收敛能力.

精英保留:翻过程后,找出适应度值最佳的个体,将其与翻过程之前的最优个体进行比较,若更优,则保持不变,否则用翻之前的最优个体替换.

4 基于猴群算法的 3D NoC IP 核测试优化方法

4.1 编码方案

根据本文所研究的问题,分别对 IP 核的测试数据分配方案以及 TSV 位置选择方案进行编码. 针对大小为 $M \times N \times L$ 的 3D mesh 结构的 NoC,给定 TAM 条数 T 、待测 IP 核的数量 N_{core} 和 TSV 数量 N_{TSV} . 结合猴群算法,对 IP 核测试数据分配方案采用一维编码:

$$\mathbf{X} = [A_1 \ A_2 \ \dots \ A_{N_{\text{core}}}]$$

式中, A_j 表示该方案中标号为 j 的核测试数据在编号为 A_j 的 TAM 上进行传输. $1 \leq A_j \leq T$, $\mathbf{X}$ 中各元素应包含所有 TAM 的编号且不能出现编号以外的数字.

TSV 位置选择编码采用二进制编码方式:

$$\mathbf{X}_{\text{TSV}} = [A_1 \ A_2 \ \dots \ A_{M \times N}]$$

由于针对的规则对称的 3D Mesh 结构的 NoC,所以只对第一层 TSV 进行编号,各条 TSV 编号依次为 1, 2, 3, ..., $M \times N$, A_j 为编号为 j 的 TSV 选择情况,为 1 表示该编号的 TSV 被选择,为 0 表示未被选择. 矩阵 $\mathbf{X}_{\text{TSV}}$ 中为 1 的元素总数的和应为 TSV 数量的一半.

4.2 编码方案更新

(1) IP 核分配个体的更新

本文采用猴群算法对 IP 测试数据的分配方案进行更新,而猴群算法的更新分为爬、望跳和翻三个步骤,假设算法中爬步长 A 为 1,望视野 B 为 1,翻区间 $[c, d]$ 为 $[-1, 1]$,IP 核的数量为 10, TAM 条数为 3. 各步骤具体更新操作如下:

爬操作:假设初始个体为图 2 中(a),利用步长产生的随机向量如图 2 中(b),整个爬操作如图 2 所示.

$$[2 \ 1 \ 2 \ 2 \ 3 \ 3 \ 1 \ 2 \ 3 \ 1]$$

(a) 初始编码方案 A

$$[1 \ 1 \ -1 \ 1 \ -1 \ -1 \ 1 \ -1 \ 1 \ 1]$$

(b) 随机向量 a

$$[3 \ 2 \ 1 \ 3 \ 2 \ 2 \ 2 \ 1 \ 4 \ 2]$$

(c) $A+a$

$$[1 \ 0 \ 3 \ 1 \ 4 \ 4 \ 0 \ 3 \ 2 \ 0]$$

(d) $A-a$

$$[3 \ 2 \ 1 \ 3 \ 2 \ 2 \ 2 \ 1 \ 3 \ 2]$$

(e) $A+a$ 编码调整以后

$$[1 \ 1 \ 3 \ 1 \ 3 \ 3 \ 1 \ 3 \ 2 \ 1]$$

(f) $A-a$ 编码调整以后

图 2 分配个体爬操作

实施爬操作后,编码方案中出现了 TAM 编号

以外的数字,针对此问题,对编码方案就行调整.若元素大于 TAM 条数 T ,则令其等于 T ,若小于 1,则令其等于 1. 调整方案后若仍不合格则舍弃该方案,重新生成 a 并重复图中所示步骤.对新产生的两种方案进行测试并与原方案测试结果相互比较,保留测试结果最优的方案.

望跳操作:假设初始分配个体如图 3 中(a)所示,分别在区间 $[1,3]$, $[0,2]$, $[1,3]$, $[1,3]$, $[2,4]$, $[2,4]$, $[0,2]$, $[1,3]$, $[2,4]$, $[0,2]$ 中各产生一个随机整数,形成新的位置 Y_w ,如图 3 中(b).由于新个体仍有不合格可能,故对其进行调整,调整方法与爬操作相同.将 Y_w 的测试结果与原方案比较,若优秀,则替换,否则保留原方案.

[2 1 2 2 3 3 1 2 3 1]

(a)初始编码方案 A

[2 2 1 1 2 2 2 3 4 0]

(b)新方案 Y

[2 2 1 1 2 2 2 3 3 1]

(c)调整新方案 Y

图 3 分配个体望跳操作

翻操作,以两个编码个体为例,方案如图 4 中(a),假设两次在翻区间 $[-1,1]$ 产生的翻系数都为 1. 则翻操作如图 4 所示.

[2 1 2 2 3 3 1 2 3 1]

[2 2 1 1 2 2 2 3 3 1]

(a)两个分配个体方案

[2 1.5 1.5 1.5 2.5 2.5 1.5 2.5 3 1]

(b)个体位置中心

[2 1.5 2.5 2.5 3.5 3.5 1.5 2.5 3 1]

↓

[2 2 3 3 4 4 2 4 3 1]

↓

[2 2 3 3 3 3 2 3 3 1]

[2 2.5 1.5 1.5 2.5 2.5 2.5 3.5 3 1]

↓

[2 3 2 2 3 3 3 4 3 1]

↓

[2 3 2 2 3 3 3 3 3 1]

(c)个体的翻操作及调整

图 4 分配个体翻操作

个体翻操作后,元素容易出现小数,因此需将各小数四舍五入取整并进行合格调整处理.若调整处理后,仍不合格,则舍弃该个体重新生成.否则替换

原有个体.

(2)TSV 位置选择个体的更新

由于 TSV 位置选择方案采取二进制编码,故采用猴群算法更新时,需对各过程进行改进,具体更新操作如下:

爬操作:在爬过程中,步长 A 仍设为 1,按照第三节中猴群算法中爬过程的方法,利用步长 A 随机生成一个向量 $a = (a_1, a_2, a_3, \dots, a_j, \dots, a_n)$.若 a 中 a_j 为 1,则令原选择方案中第 j 个元素保持不变,否则将其 0 置 1 或者 1 置 0,形成一个新方案,若新方案不合格,则重新生成 a ,若新方案合格且适应度值更优,则替换,否则不变.

望跳操作:望视野 B 仍取 1,利用爬过程产生 $Y_w = (y_1, y_2, y_3, \dots, y_n)$,若 $y_j > 0.5$,则 $y_j = 1$,否则 $y_j = 0$;若 Y_w 不可行,则重新生成,若可行且适应度值好,则替换,否则保持不变.

翻操作:在翻过程中,判断 Y 中元素的值大小,若 $y_j > 0.5$,则 $y_j = 1$,否则 $y_j = 0$;若 Y 不可行,则重新生成,否则替换原有方案.

4.3 算法实现流程

将上述改进的猴群算法应用于所针对的 3D NoC IP 核测试优化问题中,有两种不同类型的猴子种群,一种是 IP 核测试数据分配种群,一种是 TSV 位置种群.算法实现流程主要包括:种群初始化、适应度值计算法和个体更新等,算法具体实现过程如下:

(1)初始化:包括算法参数初始化,TAM 带宽及数量,最大层功耗以及最大总功耗的初始化.同时,初始化各个 IP 核分布到 3D NoC 中的位置、TSV 位置选择种群和多个 IP 核测试数据分配种群,IP 核分配种群的数量应与 TSV 种群中个体的数量一致.

(2)适应度值计算:每个 IP 核测试数据分配种群对应一种 TSV 位置选择方案进行测试得出适应度值,具体测试调度过程如下:

①根据测试数据分配个体可知 IP 核的测试数据传输所处的 TAM 标号,将每条 TAM 上的核按测试时间的大小进行从大到小排序.

②判断第一条 TAM 是否有多余的带宽,若有,则遍历排序好以后的核,找到第一个所需带宽小于该条 TAM 剩余带宽的核,并判断该核加入测试后是否满足功耗约束以及有无路径冲突,若符合条件,则该核进行测试,更新带宽,功耗等信息,并继续遍历其他核直到该条 TAM 上无法加入测试核;若不符合条件,则遍历其他核,若该条 TAM 上无 IP 核

可测,则进入下一条 TAM 的判断,直到所有 TAM 都无法加入核进行测试.

③当某个核测试完毕时,更新该条 TAM 上的带宽功耗信息,并重复上一步骤.

④当所有核测试完成时,表示该个体测试完毕,最后一个完成测试的核测试结束时间为该个体的适应度值.记录并退出测试.

(3)更新 IP 核测试数据分配个体:采用猴群算法结合 4.2 节所示 IP 核测试数据分配个体的更新准则进更新,并按步骤(2)对新生个体进行测试.

(4)循环(2)和(3)直到迭代次数达到指定次数,将各分配种群中的最优测试时间作为 TSV 位置选择个体的适应度值.

(5)TSV 位置选择个体更新:采用算法并结合 4.2 节中 TSV 位置选择个体的更新准则更新 TSV 位置,并重新生成 IP 核测试数据分配种群对应新产生的 TSV 个体,跳转到(2).

(6)循环以上步骤直到达到迭代次数,输出最优测试时间.

5 实验结果

本文利用 VS2013 编程进行仿真实验,在 Intel (R) Core(TM)i3-3110M CPU 2.40 GHz,4 GB 内存 Windows 7 32 位操作系统下运行,以 ITC'02 SoC 标准电路作为仿真对象,针对 $3\times3\times3$ 和 $4\times4\times3$ mesh 结构的 3D NoC,选取测试集中 d695 和 P973791 基准电路作为研究对象,利用 4.3 节中测试方法进行仿真实验.

(1)IP 核测试优化实验

为了验证本文所采用的优化方法和猴群算法的有效性,分别针对 d695 电路和 p973791 电路进行仿真实验,设置 TAM 数目为 3,带宽为 32,30%功耗约束.将测试结果分别与 ICEA^[7]与 CEA^[8]算法进行比较,比较结果如表 1 所示.

表 1 不同算法优化效果比较

基准电路	测试时间(clock cycle)		
	猴群算法	ICEA	CEA
d695	14 294.8	14 589.2	21 524.6
P937 91	416 971	448 334	532 914.8

由表 1 可知,猴群算法在这两种电路上的寻优结果分别为 14 294.8 和 416 971,其结果均优于其他两种算法.并将 d695 电路扩大三倍和四倍进行测试,测试结果如表 2.

表 2 电路扩大实验结果

基准电路	功耗约束	测试时间(clock cycle)
3 * d695	30%	35 761.3
	50%	34 202.3
4 * d695	30%	45 402.7

其中 3 * d695 在 50%功耗约束下的测试结果为 34 202.3,相比于文献[9]的结果 35 118 优化了 2.6%,而相比与未采用带分复用方法的文献[8]的结果 38 224 优化了 14.2%.而 50%功耗下,两种电路的测试结果分别为 35 761.3 和 45 402.7.由此可见,无论小规模电路和大规模电路,该算法都具有良好的优化效果.

(2)TSV 位置分配实验

为了验证 TSV 位置的不同对 3D NoC IP 核测试时间的影响,本文对比优化前和优化后的结果,以 d695 电路为实验对象,TSV 数分别为 4、6、8,功耗限制为 50%.结果如图 5.

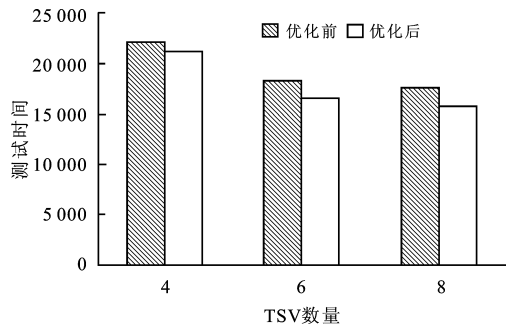


图 5 TSV 位置优化结果对比

由图 5 可知,对 TSV 位置的寻优会使 3D NoC 测试时间进一步得到优化,在 TSV 数量为 4、6、8 下,测试时间分别优化了 4.7%、8.8%、9.0%.

6 结束语

本文在功耗、带宽和 TSV 数量约束下进行 3D NoC 资源内核测试优化研究,采用猴群算法对 IP 核测试数据分配方案和 TSV 位置进行优化.选取 ITC'02 测试标准电路进行仿真实验,实验结果表明无论是大规模电路 p93791 还是小规模电路 d695,该算法都可以准确地找到最优测试方案,减少测试时间,降低测试成本.

参考文献:

[1] Karmakar R, Agarwal A, Chattopadhyay S. Testing of 3D-stacked ICs with hard- and soft-dies - a particle swarm optimization based approach [J]. Vlsi Test Symposium, IEEE, 2015:1-6.

从表 4 可以看到,当线程数为 $T=2$ 的时,运行时间同样比串行时间缩短几乎一倍;随着线程数的不断增多,运行时间也在不断的减小. 当线程数为 $T=8$ 时,并行加速效果达到最优,加速比平均为 4.9 倍.

6 结 束 语

本文通过分析版图热点数据处理过程中每个算法的用时,针对耗时较多的 PCA 降维算法和基于单核 CPU 训练的 AdaBoost 算法,将目前流行的并行技术应用在基于机器学习的版图热点检测之中,分别提出了基于 MPI 使用 QR 优化的 PCA 并行降维算法和基于 OpenMP 多核的 AdaBoost 并行训练算法. 实现结果验证了并行化的可行性,为解决训练过程耗时问题提供了一个较好的解决方法.

参考文献:

[1] Wu J, Pikus Y. Detecting context sensitive hotspots in standard cell libraries[J]. Proc. of SPIE, 2009, (7275):265-271.

[2] Yu Y T. Machine-learning-based hotspot detection using topological classification and critical feature extraction[J]. IEEE/ACM Design Automation Conference (DAC), 2013 , 34 (3) :1-6.

[3] Matsunawa T, Gao J R, Yu B, et al. A new lithography hotspot detection framework based on AdaBoost classifier and simplified feature extraction[J]. Spie Advanced Lithography, 2015 :94270S-94270S-11.

[4] Yoav F Schapire, Robert E. A decision-theoretic generalization of on-line learning and an application to boosting[J]. Journal of Computer and System Sciences, 1997,55(1): 119-139.

[5] Quinn M J. MPI 与 OpenMP 并行程序设计:C 语言版[M]. 陈文光,武永卫,译. 北京:清华大学出版社,2004.

[6] Drmac Z. A posteriori computation of the singular vectors in a preconditioned Jacobi SVD algorithm[J]. Ima Journal of Numerical Analysis, 1999, 19(2):191-213.

作者简介:

李 仲 男,(1992-),硕士研究生.研究方向为计算机技术. E-mail:lizhong@ime.ac.cn.

吴玉平 男,(1968-),硕士,研究员,硕士生导师.研究方向为混合信号集成电路设计技术与方法.

陈 岚 女,(1968-),博士,研究员,博士生导师.研究方向为超深亚微米芯片设计方法学及计算机体系结构.

张学连 女,(1987-),硕士,工程师.研究方向为混合信号电路设计方法学及 EDA 技术.

(上接第 26 页)

[2] Xiang D, Liu G, Chakrabarty K, et al. Thermal-aware test scheduling for NOC-based 3D integrated circuits[C]// International Conference on Very Large Scale Integration. [s. l.],IEEE, 2013:96-101.

[3] 欧阳一鸣,贺超,梁华国,等. NoC 架构下异构 IP 核的并行测试方法[J]. 电子学报, 2013, 41 (12): 2391-2396.

[4] 许川佩,刘洋,莫玮. 带分复用的三维片上网络测试规划研[J]. 仪器仪表学报, 2015,35(9):2120-2128.

[5] Zhao R, Tang W. Monkey algorithm for global numerical optimization[J]. Journal of Uncertain Systems, 2008, 2(3):165-176.

[6] Jia J, Feng S, Liu W. A triaxial accelerometer monkey algorithm for optimal sensor placement in structural health monitoring[J]. Measurement Science & Technology, 2015, 26(6):65104-65115.

[7] 许川佩,凌景,胡聪. 动态带分复用的三维片上网络协同优化研究[J]. 仪器仪表学报, 2016, 37(12): 2821-2828.

[8] 许川佩,陈家栋,万春霆. 基于云模型进化算法的硅通孔数量受约束的 3D NoC 测试规划研究[J]. 电子与信息学报, 2015, 37(2):477-483.

[9] 许川佩,李克梅. 基于粒子群算法的多约束 3D NoC 协同测试规划[J]. 仪器仪表学报, 2017, 38(3): 765-772.

作者简介:

许川佩 女,(1968-),博士,教授.研究方向为集成电路测试.

陈 玄(通讯作者) 男,(1993-),硕士研究生.研究方向为集成电路测试. E-mail:chy811255@163.com.